

# ニューロンCMOSインバータ を用いたAD変換回路

東海大学 産業工学部  
電子知能システム工学科(4年)

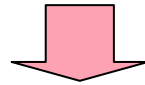
深江太郎

# 発表手順

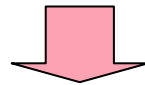
1. 研究の背景と目的
2. ニューロンMOSFETとは
3. 回路構成
4. シミュレーション結果
5. レイアウト設計
6. 実験結果
7. 消費電力の実験結果
8. まとめ

# 1. 研究の背景と目的

近年の携帯電話や携帯端末の高性能化および高機能化に伴い、搭載されるAD変換回路には高速、低消費電力、小型といった特性が同時に求められている。特に、携帯型電子機器においてAD変換回路の消費電力の割合が高く、これを削減できる技術に注目が集まっている。

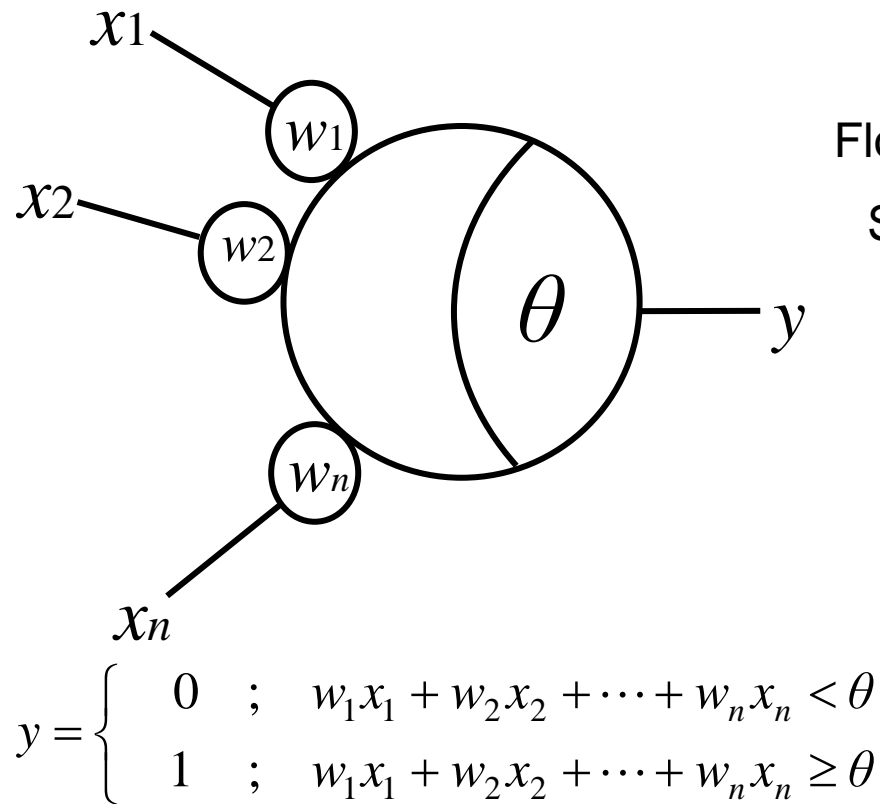


しかし、現在使用されているAD変換回路の大半は、オペアンプを使用しているため消費電力を抑える事が難しい。

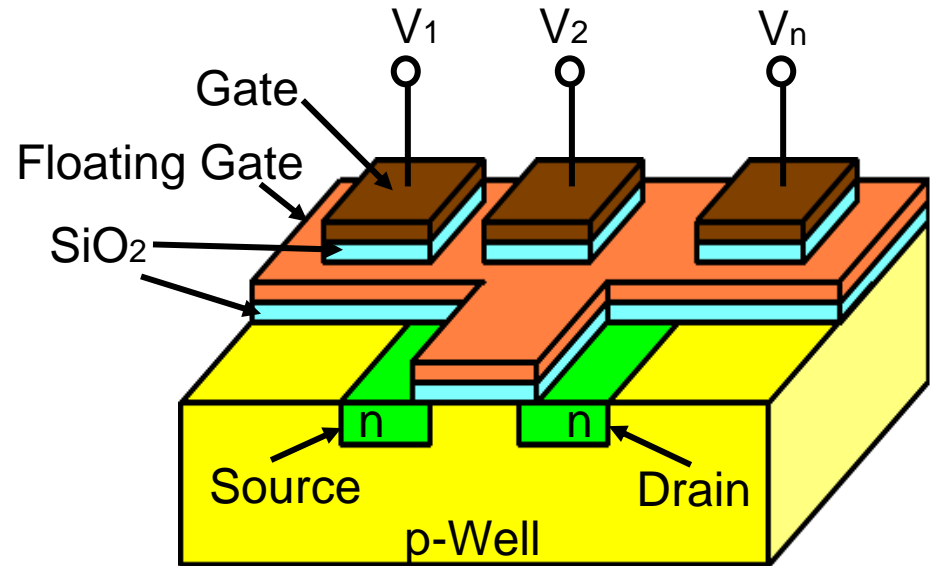


そこで、オペアンプを使用しない回路構成のAD変換回路を、ニューロンMOSFETを用いて構成したので報告します。

## 2. ニューロンMOSFETとは



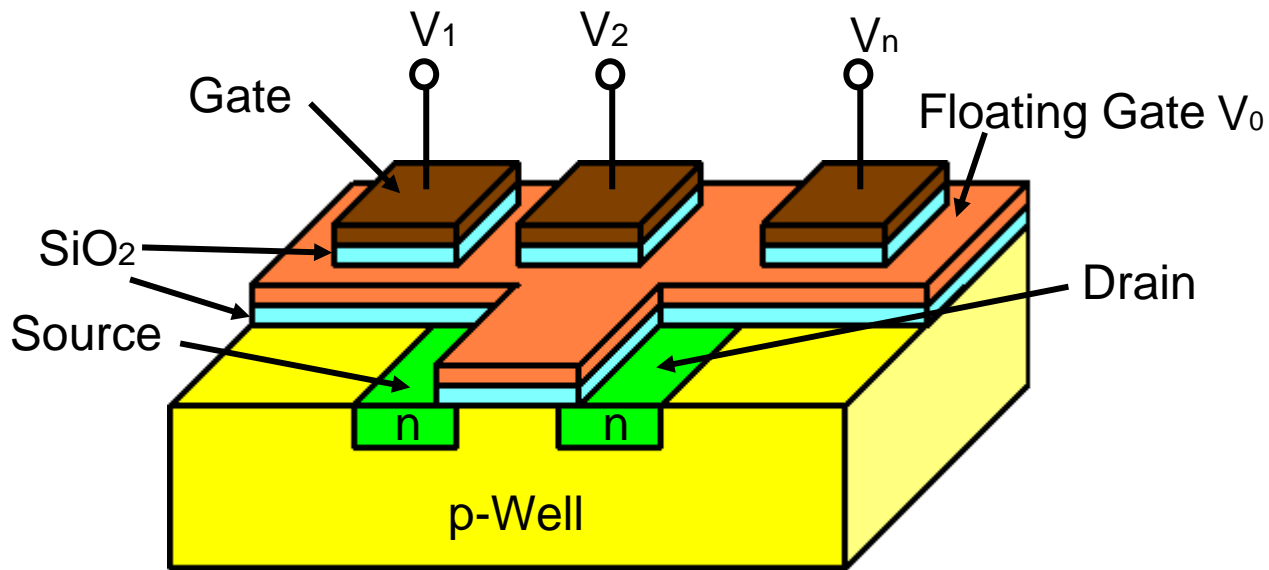
神経細胞(ニューロン)の数理モデル



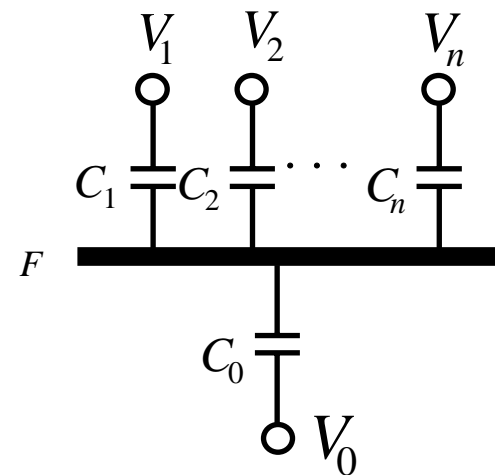
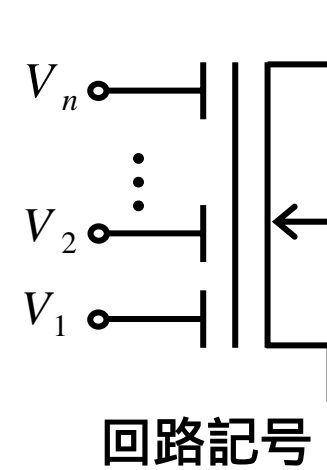
$$\begin{cases} \text{off 状態} & ; \frac{C_1V_1 + C_2V_2 + \dots + C_nV_n}{C_0 + C_1 + C_2 + \dots + C_n} < V_{TH} \\ \text{on 状態} & ; \frac{C_1V_1 + C_2V_2 + \dots + C_nV_n}{C_0 + C_1 + C_2 + \dots + C_n} \geq V_{TH} \end{cases}$$

ニューロンMOSFET

1992年 柴田 直先生が発明 4  
 発明当時:東北大学、現在:東京大学

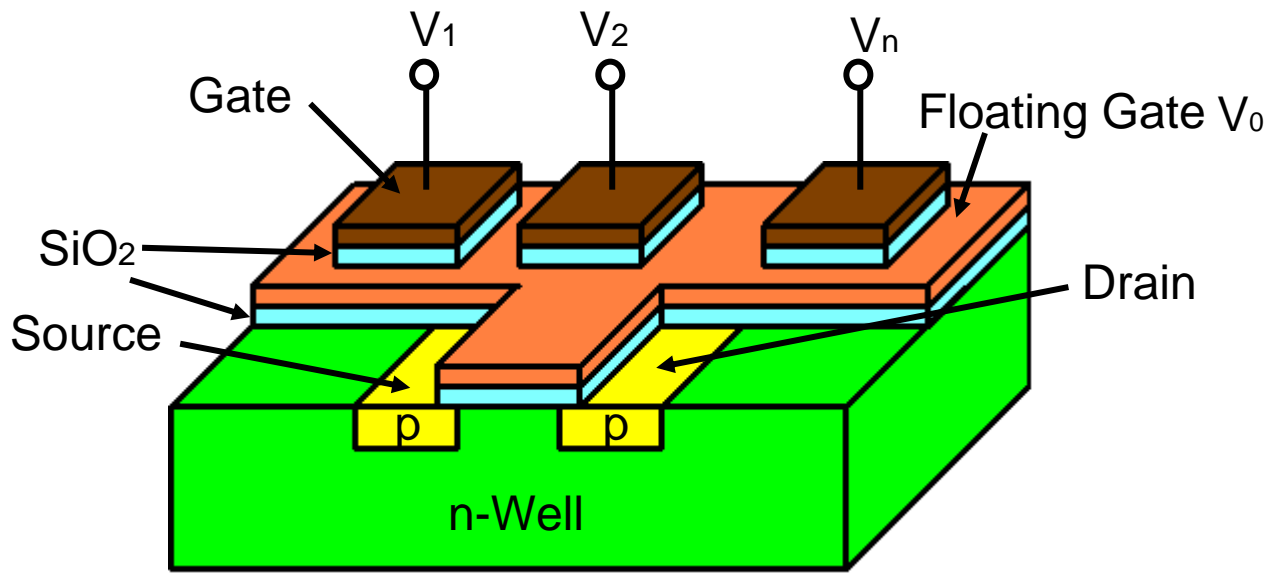


nチャネルニューロンMOSFETの構造



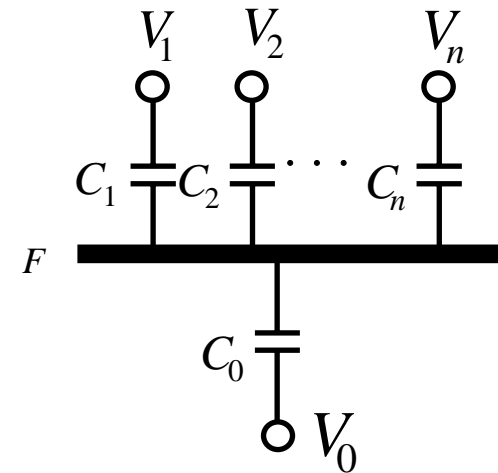
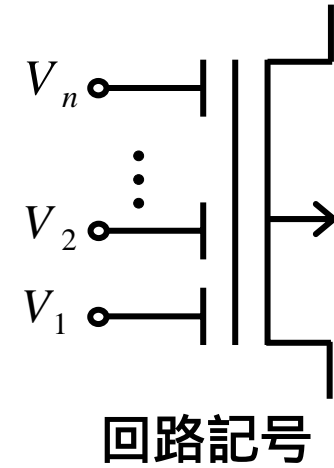
$$F = \frac{C_1 V_1 + C_2 V_2 + \dots + C_n V_n}{C_0 + C_1 + C_2 + \dots + C_n} > V_{TH} \quad \text{の時ON}$$

フローティングゲートの等価回路

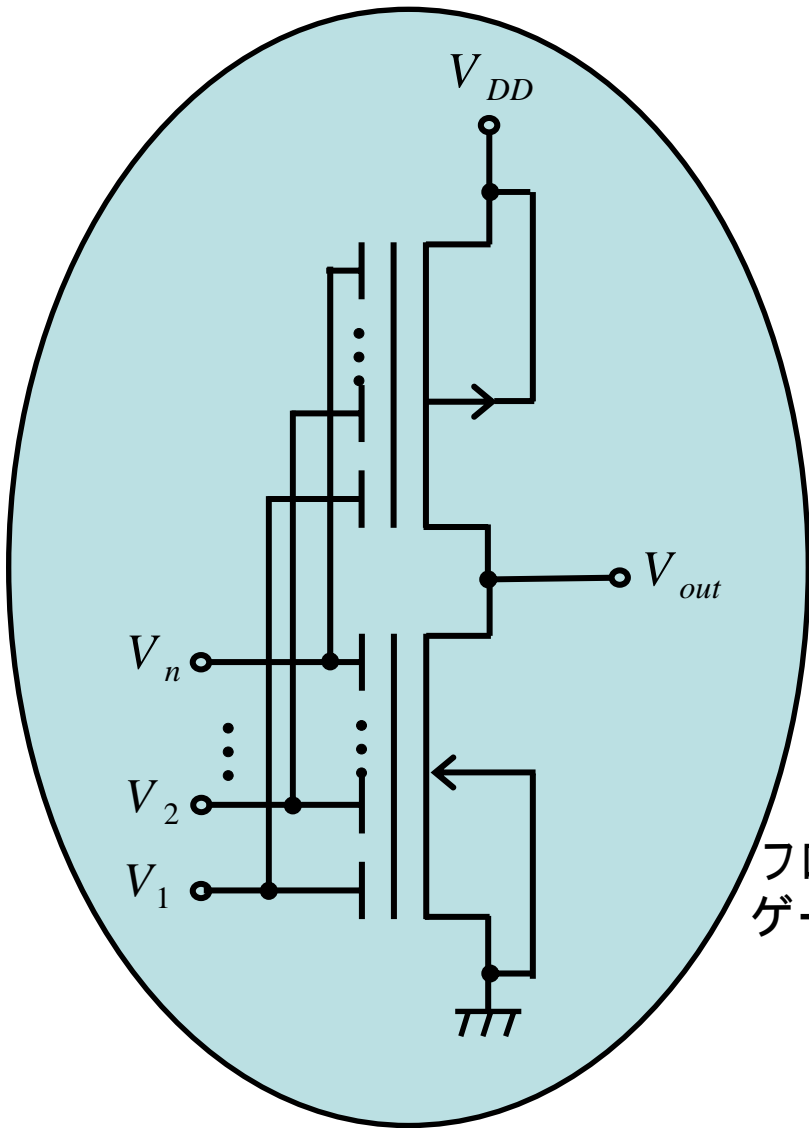


pチャネルニューロンMOSFETの構造

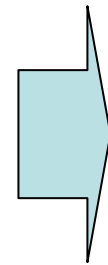
$$F = \frac{C_1 V_1 + C_2 V_2 + \dots + C_n V_n}{C_0 + C_1 + C_2 + \dots + C_n} < V_{TH} \quad \text{の時ON}$$



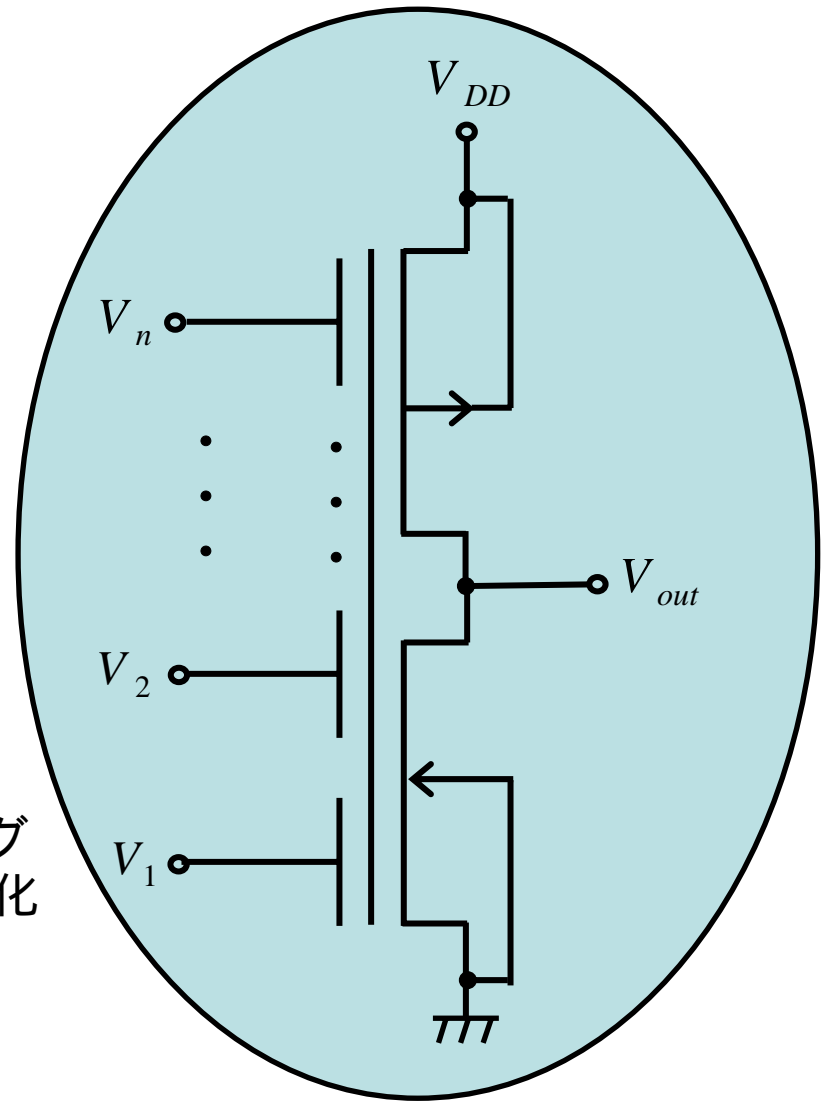
フローティングゲートの等価回路



ニューロンCMOSインバータ



フローティング  
ゲートを共通化



フローティングゲートを共通にした  
ニューロンCMOSインバータ

# 3. 回路構成

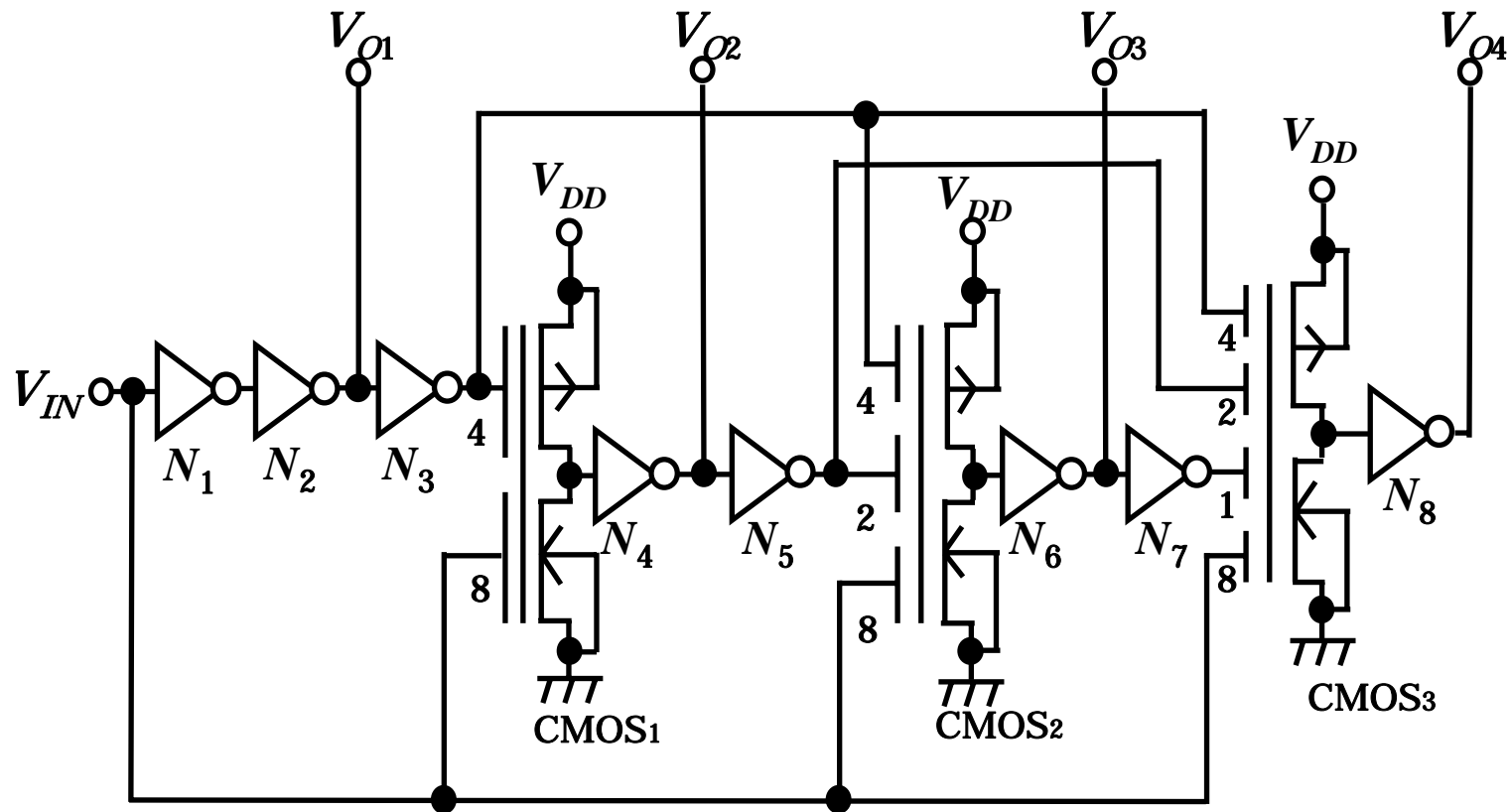
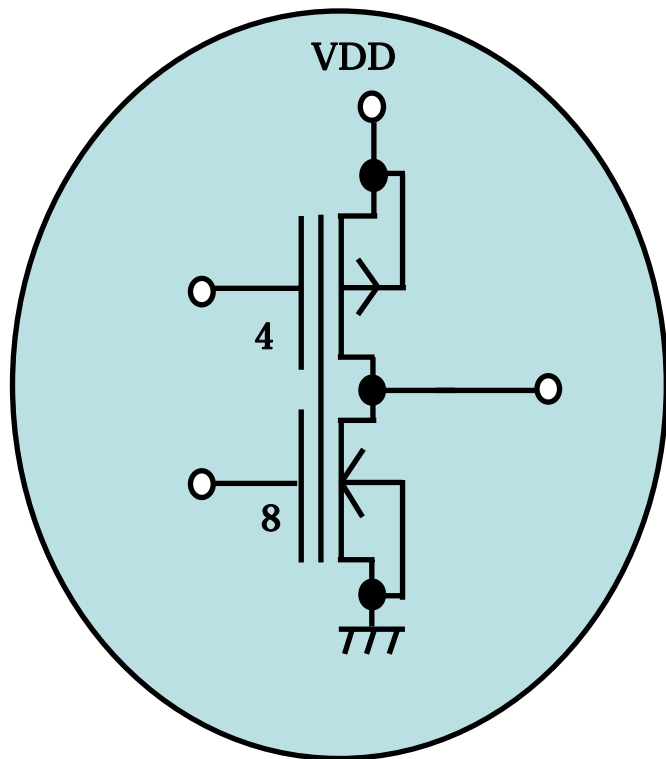
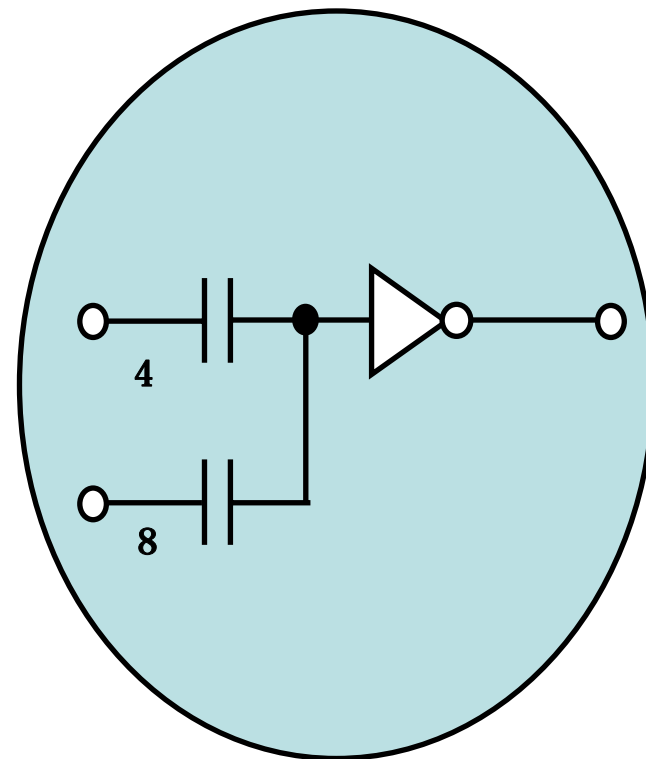
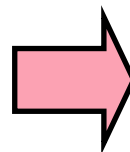


図1 ニューロンCMOSインバータを用いたAD変換回路



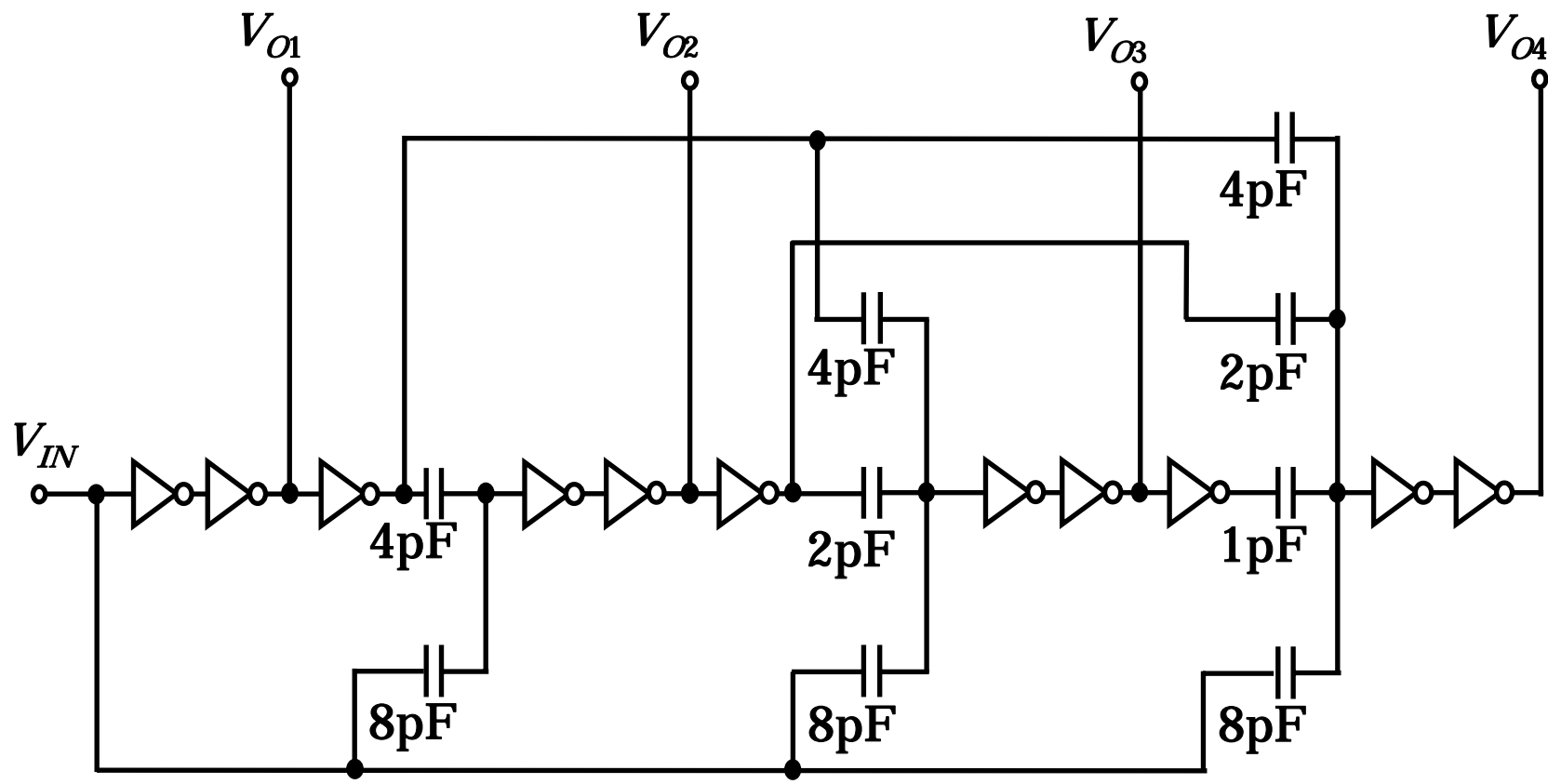


CMOS



コンデンサ + CMOSインバータ

図2 ニューロンCMOSインバータの等価回路



W / L	
pMOS	35 $\mu$ m / 2 $\mu$ m
nMOS	10 $\mu$ m / 2 $\mu$ m

図3 シミュレーションに用いた等価回路

# 4. シミュレーション結果

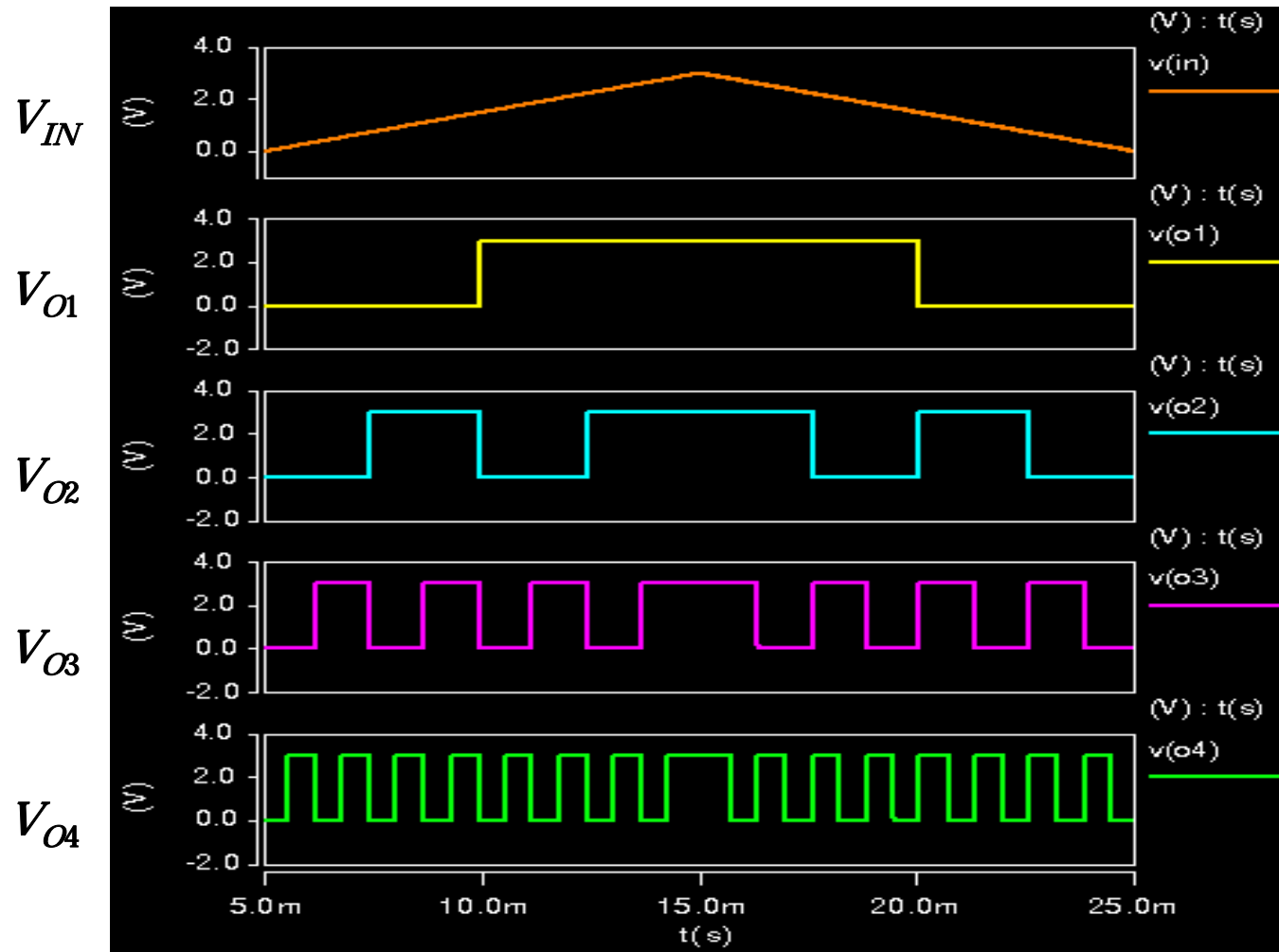


図4 シミュレーション結果

# 5. レイアウト設計

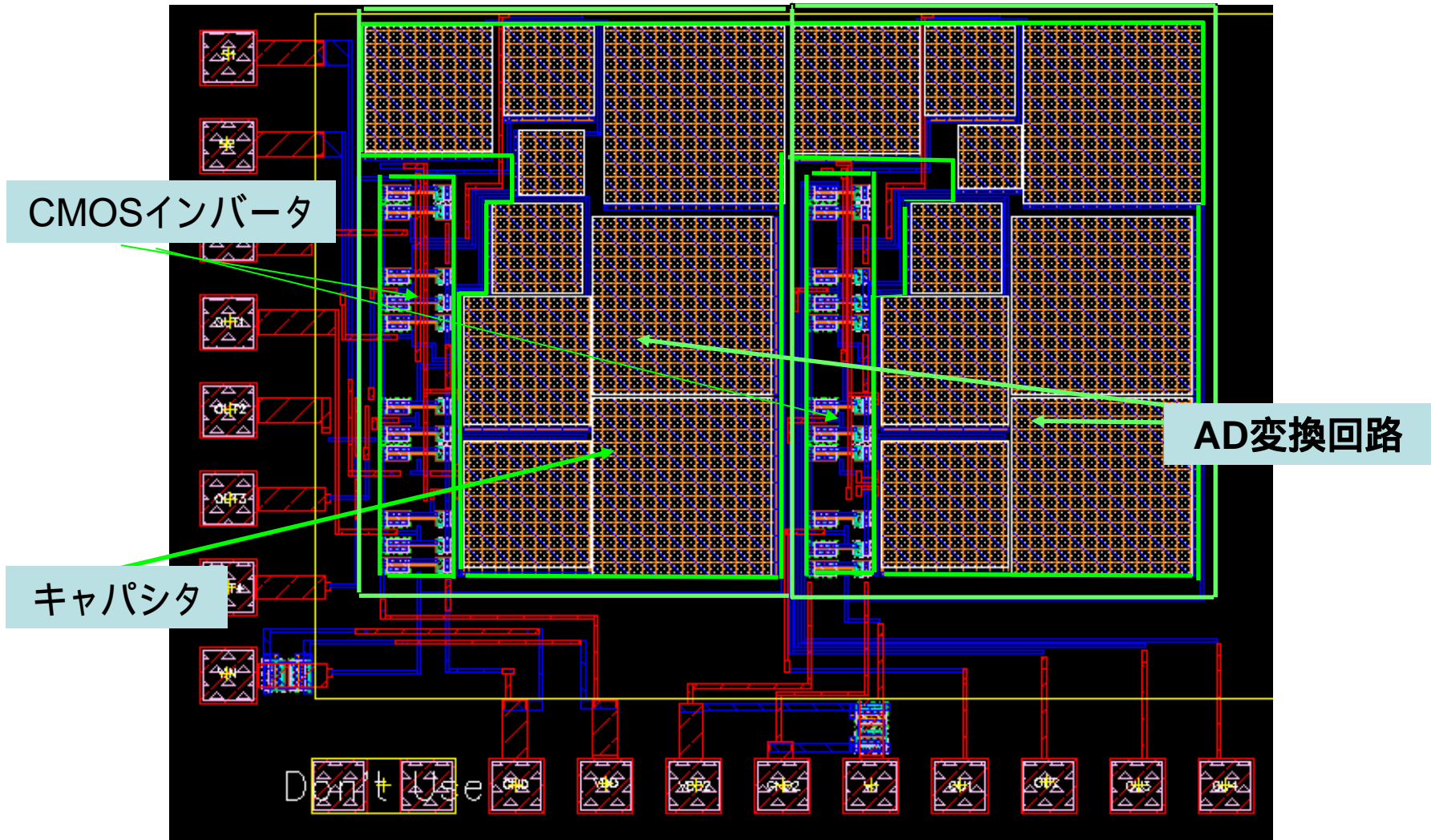


図5 レイアウト図

# 6. 実験結果

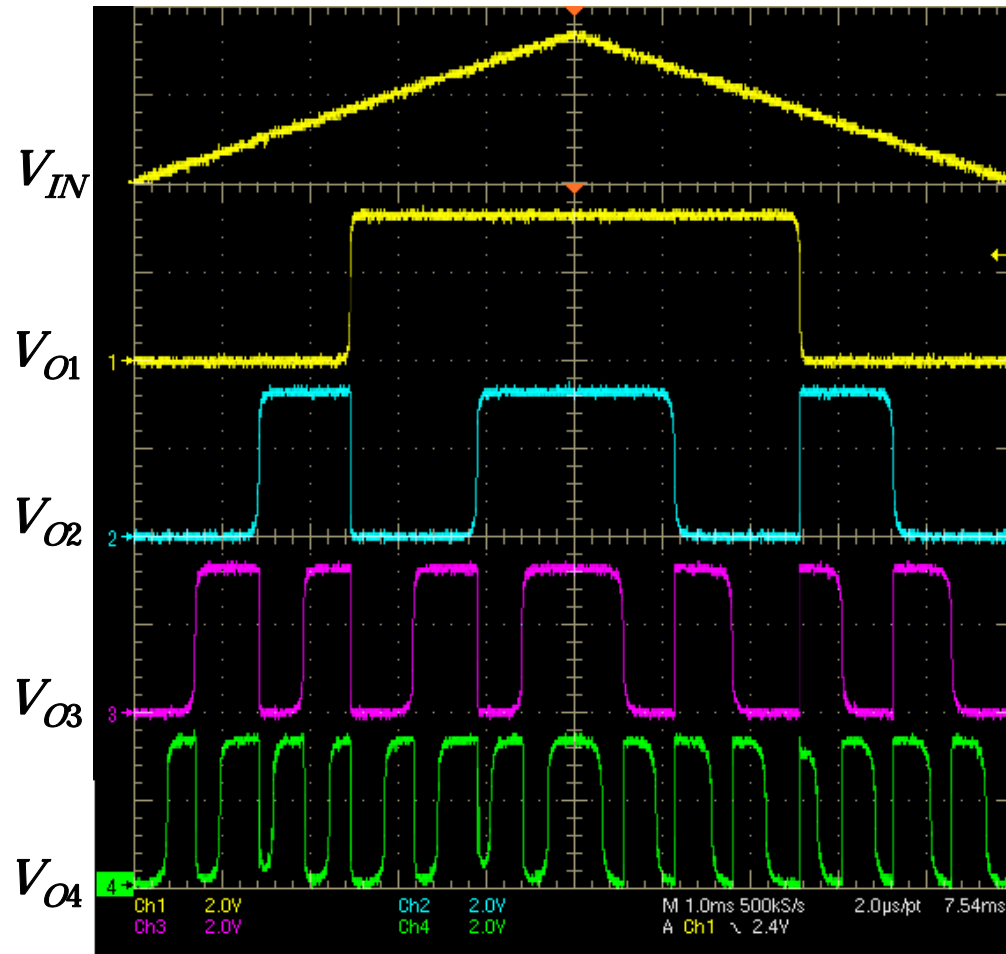


図6 実験結果

# 7.消費電力の実験結果

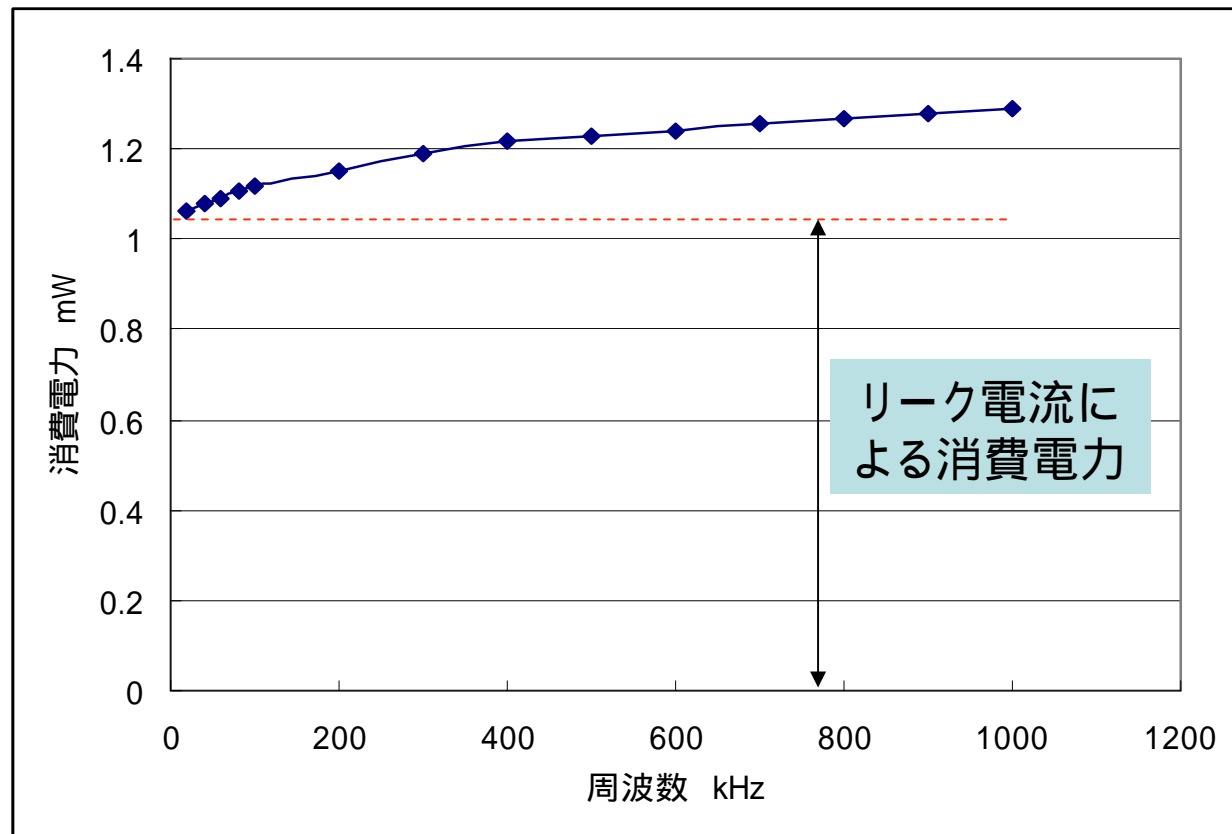


図7 試作チップを用いた消費電力の実験結果

## 8. まとめ

- ニューロンCMOSインバータを用いたAD変換回路を提案し、所期の変換動作が得られることをシミュレーションおよび試作チップを使った実験により確認しました。
- 今回は4ビットのAD変換回路を試作したが、今後はビット数を増やして回路動作の検証を行いたいと思っている。